



Ez-Spice

공학도를 위한 회로 시뮬레이션 및 계측장비



목차

1. 선정 배경
2. 활용 방안
 1. 회로 구성
 2. 회로 해석
3. Q&A



1. 선정 배경

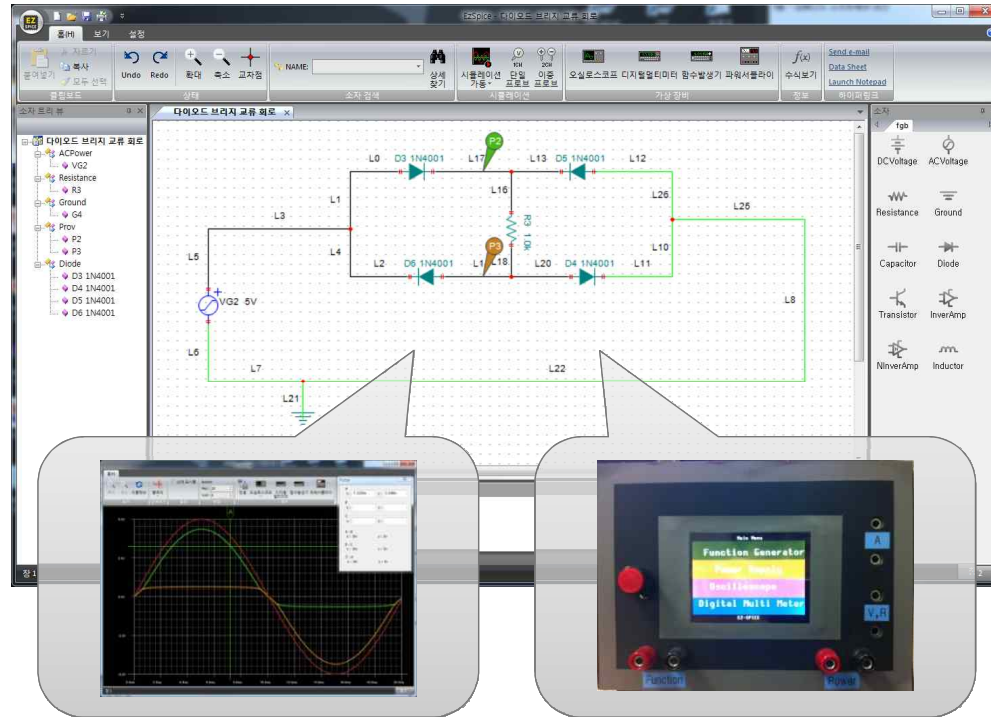
UI가 불편하다?



상용화 된 프로그램도 모든
상황을 처리하지 못한다?



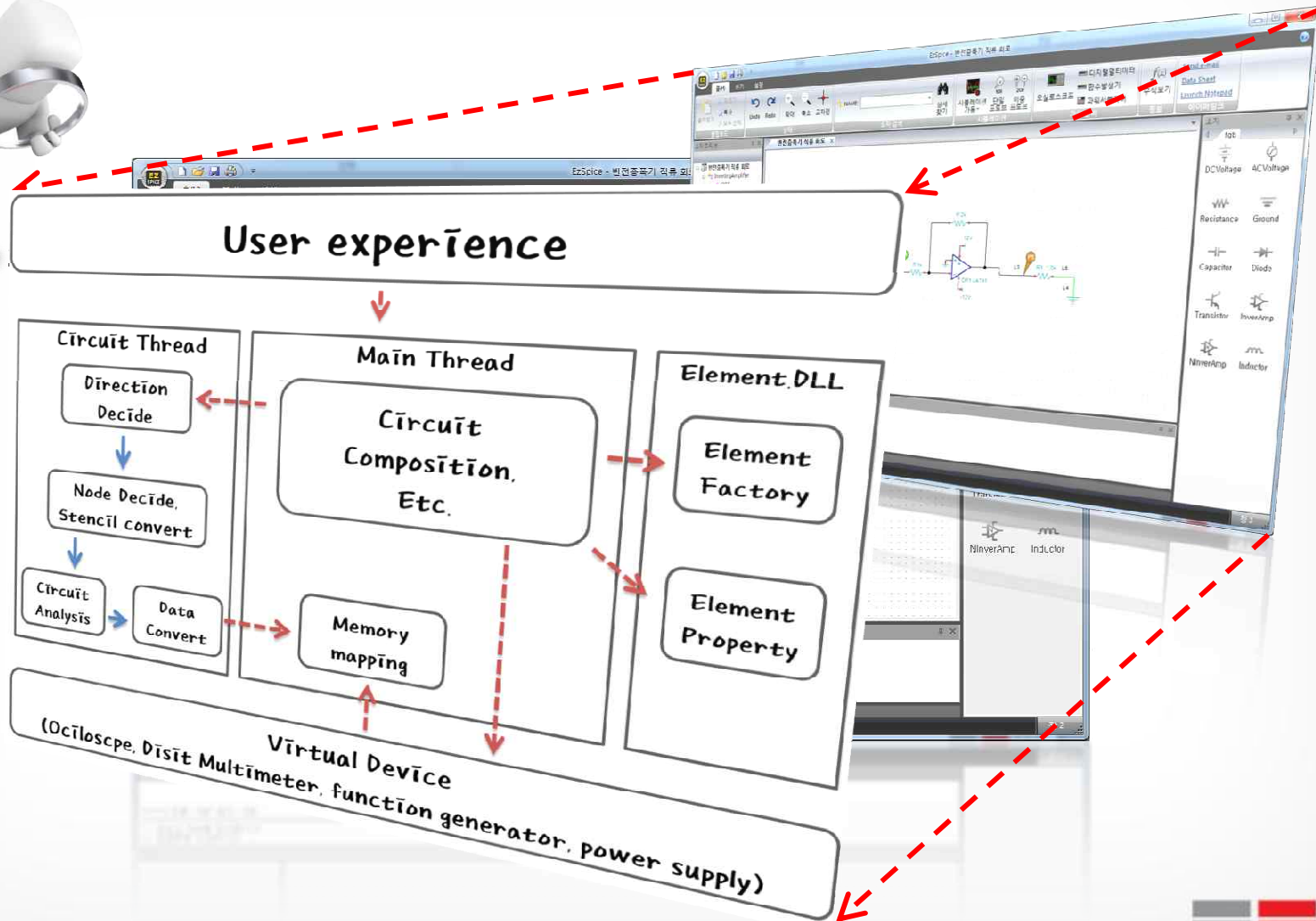
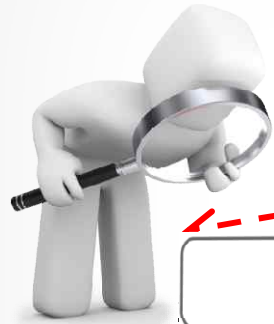
1. 선정 배경



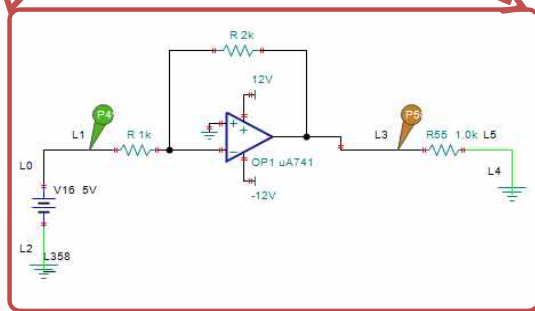
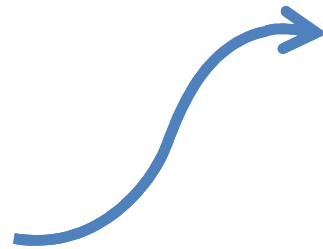
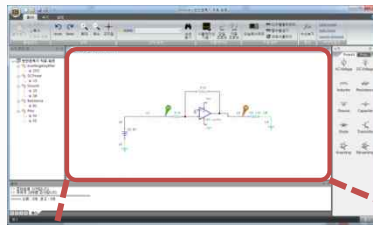
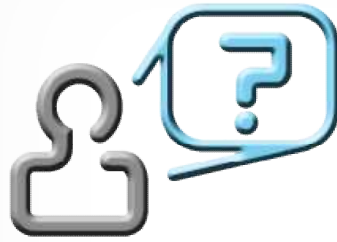
회로 시뮬레이션 툴 및 통합 계측장비



2. 활용 방안 - System Architecture



2-1. 회로 구성 - 회로 구성 설계

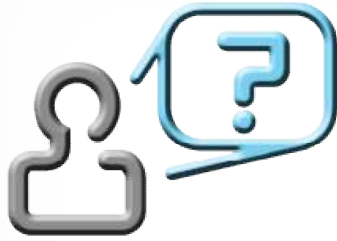


1. 드래그 - 활성화 객체 이동
2. 모서리 이동 - 연결된 객체 사이즈 수정
3. 라인 이동 시 연결된 객체가 소자일 경우
- 라인 동적 생성
4. 라인에 라인 연결인 경우
- 라인 모서리 연결 시 단일 연결
- 라인 중간 연결 시 라인 분할 연결
5. 라인과 라인이 일치될 경우 - 라인 병합
6. 소자가 이동 되어 라인에 위치할 경우
- 라인과 소자 연결

부가 기능 - Tab을 통해 라인의 각 변경 가능

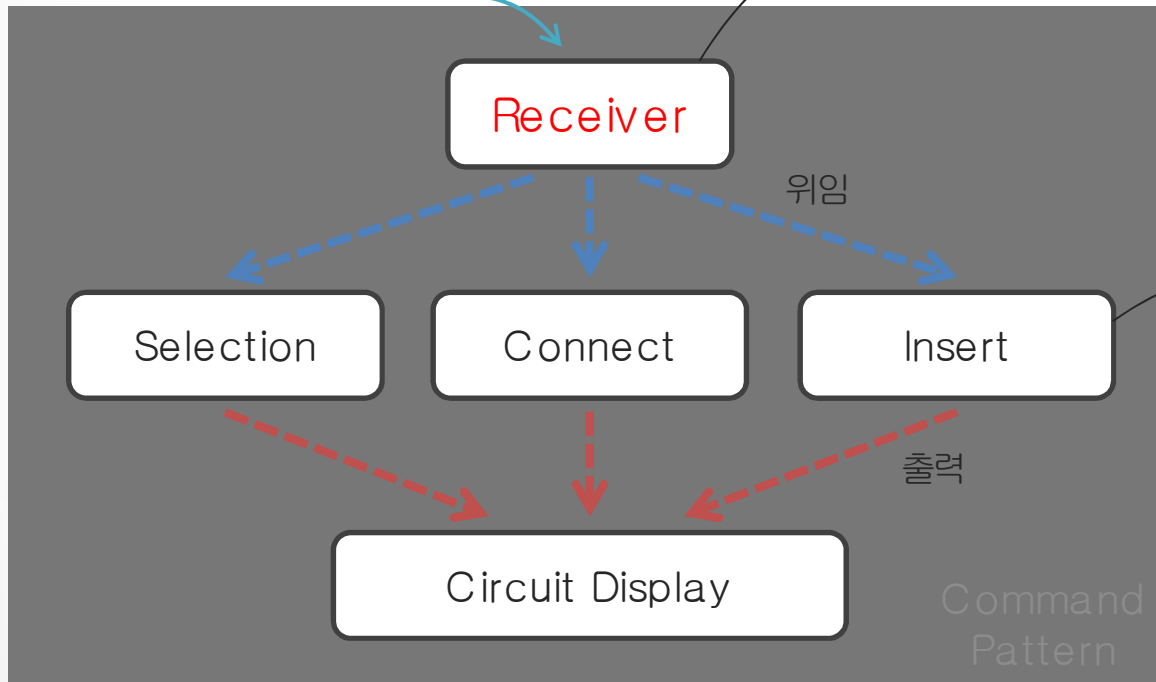


2-1. 회로 구성 - 회로 구성 설계



요구사항 요청

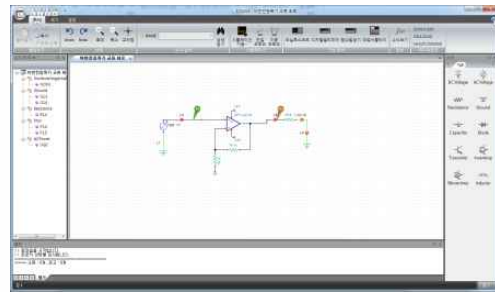
어떤 일을 처리해야 하는지 알고 있는 객체, **위임**을 담당한다.



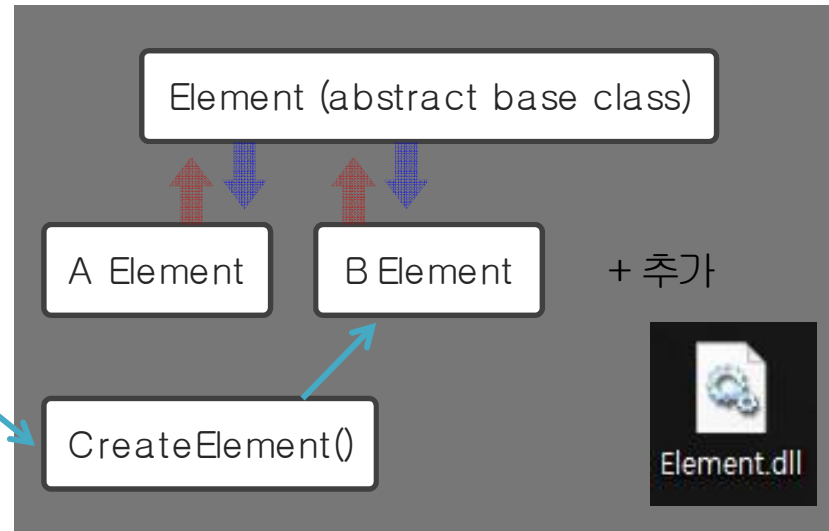
다형성을 기초로 하여 설계



2-1. 회로 구성 - 소자 설계



Simulation Tool

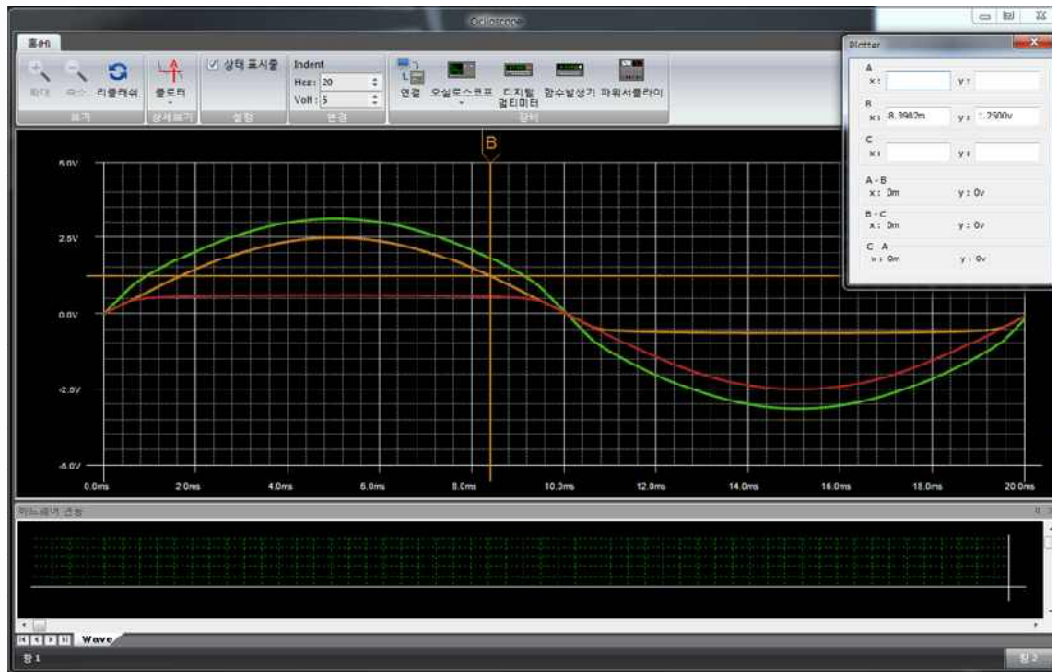


Element.dll

1. 의존성을 낮추기 위해 모든 소자 정보를 DLL로 추출
2. 팩토리 메소드 패턴을 통한 객체 생성 요청
3. DLL에서 생성하여 리턴 (다형성 적용)



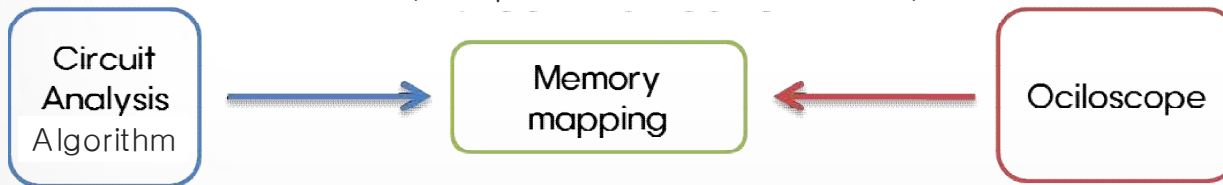
2-1. 회로 구성 - 가상 디스플레이 설계



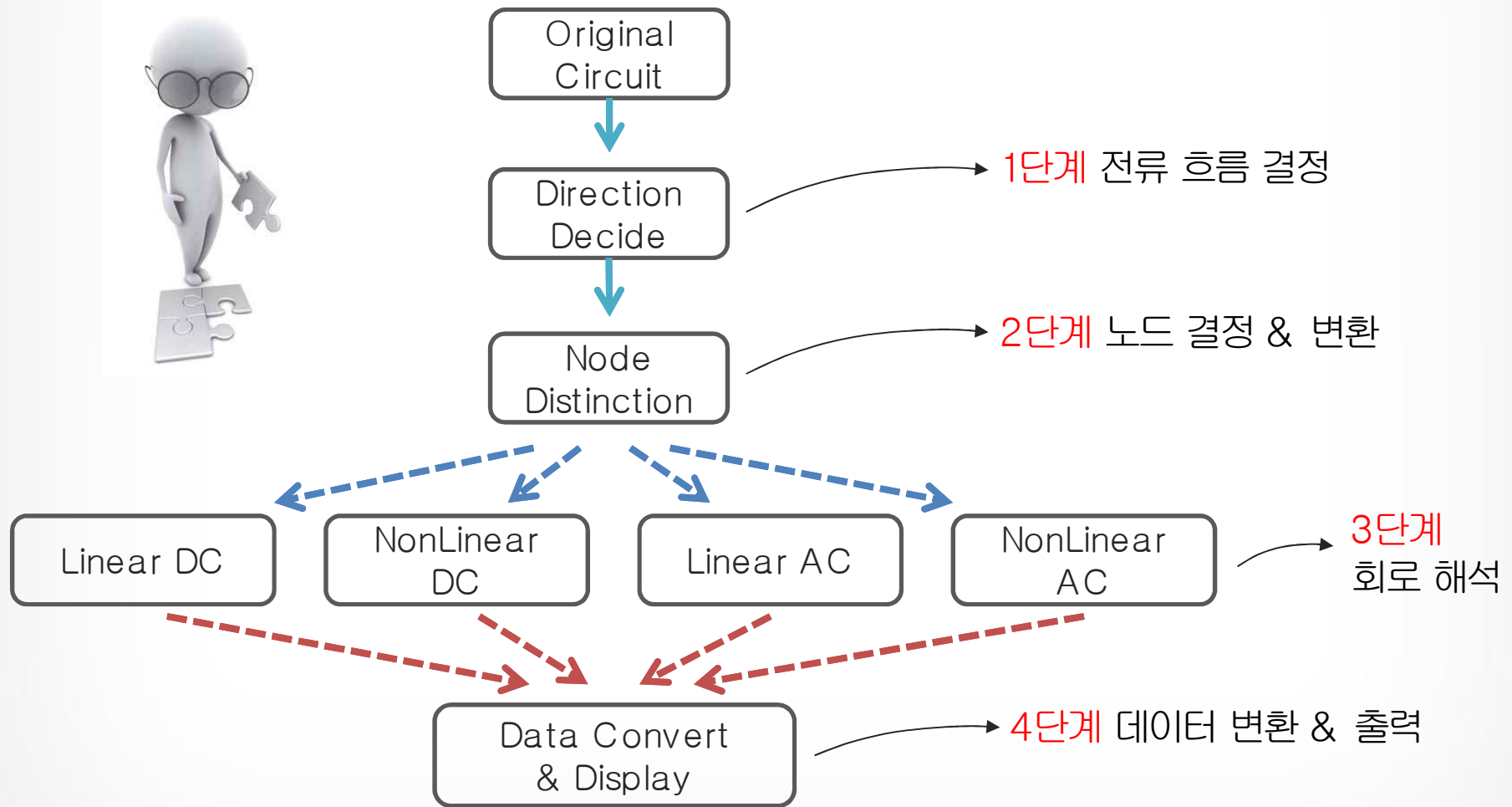
프로그램 확장

하드웨어 연동

IPC (interprocess communication)

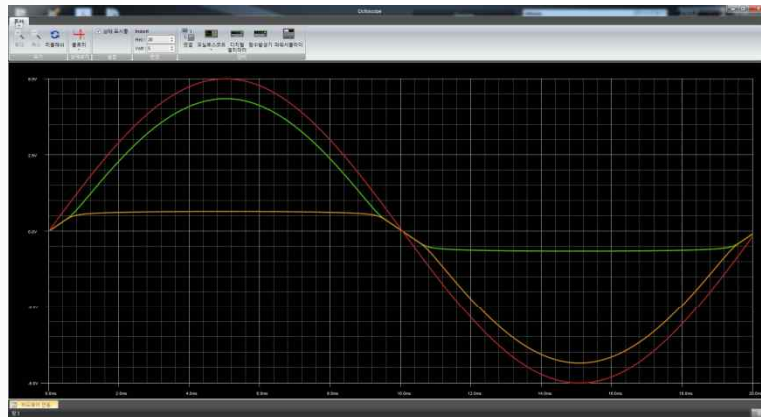


2-2. 회로 해석 - 회로 해석 알고리즘

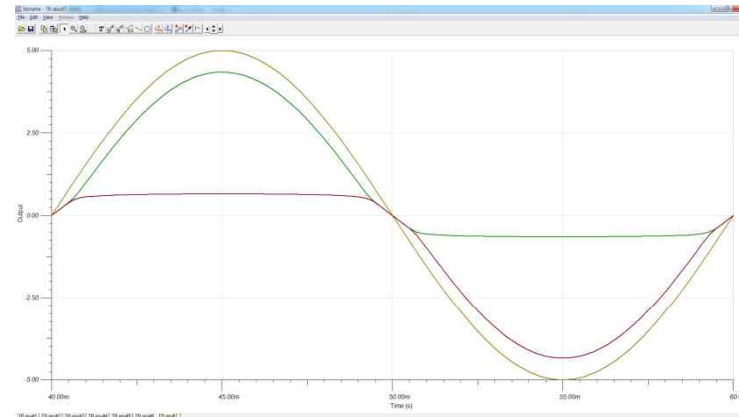


2-2. 회로 해석 - 상용화 제품 비교

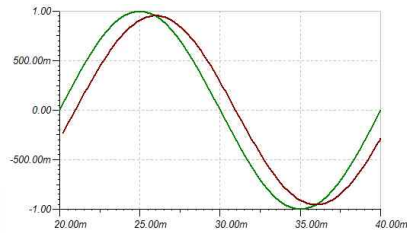
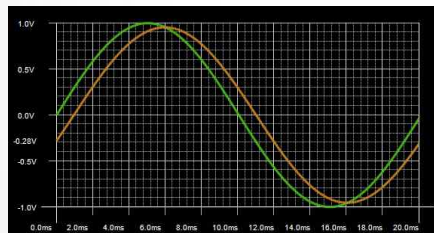
Ez-Spice (오실로스코프)



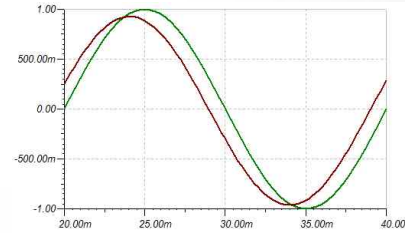
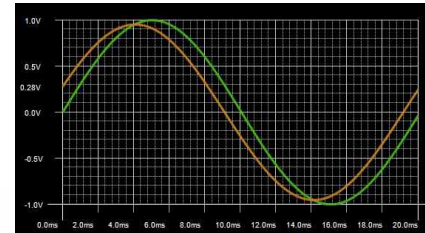
Tina (오실로스코프)



<다이오드 정파정류기>



<R-C 회로>



<R-L 회로>



2. 활용 방안 - Open Source 활용

